

TABLE 9.11 CRC-32 Parallel Logic

CRC Bits	32-Bit XOR Logic	16-Bit XOR Logic	8-Bit XOR Logic
C0	X0 X6 X9 X10 X12 X16 X24 X25 X26 X28 X29 X30 X31	C16 C22 C25 C26 C28 D0 D6 D9 D10 D12	C24 C30 D0 D6
C1	X0 X1 X6 X7 X9 X11 X12 X13 X16 X17 X24 X27 X28	C16 C17 C22 C23 C25 C27 C28 C29 D0 D1 D6 D7 D9 D11 D12 D13	C24 C25 C30 C31 D0 D1 D6 D7
C2	X0 X1 X2 X6 X7 X8 X9 X13 X14 X16 X17 X18 X24 X26 X30 X31	C16 C17 C18 C22 C23 C24 C25 C29 C30 D0 D1 D2 D6 D7 D8 D9 D13 D14	C24 C25 C26 C30 C31 D0 D1 D2 D6 D7
C3	X1 X2 X3 X7 X8 X9 X10 X14 X15 X17 X18 X19 X25 X27 X31	C17 C18 C19 C23 C24 C25 C26 C30 C31 D1 D2 D3 D7 D8 D9 D10 D14 D15	C25 C26 C27 C31 D1 D2 D3 D7
C4	X0 X2 X3 X4 X6 X8 X11 X12 X15 X18 X19 X20 X24 X25 X29 X30 X31	C16 C18 C19 C20 C22 C24 C27 C28 C31 D0 D2 D3 D4 D6 D8 D11 D12 D15	C24 C26 C27 C28 C30 D0 D2 D3 D4 D6
C5	X0 X1 X3 X4 X5 X6 X7 X10 X13 X19 X20 X21 X24 X28 X29	C16 C17 C19 C20 C21 C22 C23 C26 C29 D0 D1 D3 D4 D5 D6 D7 D10 D13	C24 C25 C27 C28 C29 C30 C31 D0 D1 D3 D4 D5 D6 D7
C6	X1 X2 X4 X5 X6 X7 X8 X11 X14 X20 X21 X22 X25 X29 X30	C17 C18 C20 C21 C22 C23 C24 C27 C30 D1 D2 D4 D5 D6 D7 D8 D11 D14	C25 C26 C28 C29 C30 C31 D1 D2 D4 D5 D6 D7
C7	X0 X2 X3 X5 X7 X8 X10 X15 X16 X21 X22 X23 X24 X25 X28 X29	C16 C18 C19 C21 C23 C24 C26 C31 D0 D2 D3 D5 D7 D8 D10 D15	C24 C26 C27 C29 C31 D0 D2 D3 D5 D7
C8	X0 X1 X3 X4 X8 X10 X11 X12 X17 X22 X23 X28 X31	C16 C17 C19 C20 C24 C26 C27 C28 D0 D1 D3 D4 D8 D10 D11 D12	X0 C24 C25 C27 C28 D1 D3 D4
C9	X1 X2 X4 X5 X9 X11 X12 X13 X18 X23 X24 X29	C17 C18 C20 C21 C25 C27 C28 C29 D1 D2 D4 D5 D9 D11 D12 D13	X1 C25 C26 C28 C29 D2 D4 D5
C10	X0 X2 X3 X5 X9 X13 X14 X16 X19 X26 X28 X29 X31	C16 C18 C19 C21 C25 C29 C30 D0 D2 D3 D5 D9 D13 D14	X2 C24 C26 C27 C29 D0 D3 D5
C11	X0 X1 X3 X4 X9 X12 X14 X15 X16 X17 X20 X24 X25 X26 X27 X28 X31	C16 C17 C19 C20 C25 C28 C30 C31 D0 D1 D3 D4 D9 D12 D14 D15	X3 C24 C25 C27 C28 D0 D1 D4
C12	X0 X1 X2 X4 X5 X6 X9 X12 X13 X15 X17 X18 X21 X24 X27 X30 X31	C16 C17 C18 C20 C21 C22 C25 C28 C29 C31 D0 D1 D2 D4 D5 D6 D9 D12 D13 D15	X4 C24 C25 C26 C28 C29 C30 D0 D1 D2 D5 D6
C13	X1 X2 X3 X5 X6 X7 X10 X13 X14 X16 X18 X19 X22 X25 X28 X31	C17 C18 C19 C21 C22 C23 C26 C29 C30 D1 D2 D3 D5 D6 D7 D10 D13 D14	X5 C25 C26 C27 C29 C30 C31 D1 D2 D3 D6 D7
C14	X2 X3 X4 X6 X7 X8 X11 X14 X15 X17 X19 X20 X23 X26 X29	C18 C19 C20 C22 C23 C24 C27 C30 C31 D2 D3 D4 D6 D7 D8 D11 D14 D15	X6 C26 C27 C28 C30 C31 D2 D3 D4 D7
C15	X3 X4 X5 X7 X8 X9 X12 X15 X16 X18 X20 X21 X24 X27 X30	C19 C20 C21 C23 C24 C25 C28 C31 D3 D4 D5 D7 D8 D9 D12 D15	X7 C27 C28 C29 C31 D3 D4 D5
C16	X0 X4 X5 X8 X12 X13 X17 X19 X21 X22 X24 X26 X29 X30	X0 C16 C20 C21 C24 C28 C29 D4 D5 D8 D12 D13	C8 C24 C28 C29 D0 D4 D5
C17	X1 X5 X6 X9 X13 X14 X18 X20 X22 X23 X25 X27 X30 X31	X1 C17 C21 C22 C25 C29 C30 D5 D6 D9 D13 D14	C9 C25 C29 C30 D1 D5 D6

TABLE 9.11 CRC-32 Parallel Logic (Continued)

CRC Bits	32-Bit XOR Logic	16-Bit XOR Logic	8-Bit XOR Logic
C18	X2 X6 X7 X10 X14 X15 X19 X21 X23 X24 X26 X28 X31	X2 C18 C22 C23 C26 C30 C31 D6 D7 D10 D14 D15	C10 C26 C30 C31 D2 D6 D7
C19	X3 X7 X8 X11 X15 X16 X20 X22 X24 X25 X27 X29	X3 C19 C23 C24 C27 C31 D7 D8 D11 D15	C11 C27 C31 D3 D7
C20	X4 X8 X9 X12 X16 X17 X21 X23 X25 X26 X28 X30	X4 C20 C24 C25 C28 D8 D9 D12	C12 C28 D4
C21	X5 X9 X10 X13 X17 X18 X22 X24 X26 X27 X29 X31	X5 C21 C25 C26 C29 D9 D10 D13	C13 C29 D5
C22	X0 X9 X11 X12 X14 X16 X18 X19 X23 X24 X26 X27 X29 X31	C6 C16 C25 C27 C28 C30 D0 D9 D11 D12 D14	C14 C24 D0
C23	X0 X1 X6 X9 X13 X15 X16 X17 X19 X20 X26 X27 X29 X31	C7 C16 C17 C22 C25 C29 C31 D0 D1 D6 D9 D13 D15	C15 C24 C25 C30 D0 D1 D6
C24	X1 X2 X7 X10 X14 X16 X17 X18 X20 X21 X27 X28 X30	C8 C17 C18 C23 C26 C30 D1 D2 D7 D10 D14	C16 C25 C26 C31 D1 D2 D7
C25	X2 X3 X8 X11 X15 X17 X18 X19 X21 X22 X28 X29 X31	C9 C18 C19 C24 C27 C31 D2 D3 D8 D11 D15	C17 C26 C27 D2 D3
C26	X0 X3 X4 X6 X10 X18 X19 X20 X22 X23 X24 X25 X26 X28 X31	X10 C16 C19 C20 C22 C26 D0 D3 D4 D6	C18 C24 C27 C28 C30 D0 D3 D4 D6
C27	X1 X4 X5 X7 X11 X19 X20 X21 X23 X24 X25 X26 X27 X29	X11 C17 C20 C21 C23 C27 D1 D4 D5 D7	C19 C25 C28 C29 C31 D1 D4 D5 D7
C28	X2 X5 X6 X8 X12 X20 X21 X22 X24 X25 X26 X27 X28 X30	X12 C18 C21 C22 C24 C28 D2 D5 D6 D8	C20 C26 C29 C30 D2 D5 D6
C29	X3 X6 X7 X9 X13 X21 X22 X23 X25 X26 X27 X28 X29 X31	X13 C19 C22 C23 C25 C29 D3 D6 D7 D9	C21 C27 C30 C31 D3 D6 D7
C30	X4 X7 X8 X10 X14 X22 X23 X24 X26 X27 X28 X29 X30	X14 C20 C23 C24 C26 C30 D4 D7 D8 D10	C22 C28 C31 D4 D7
C31	X5 X8 X9 X11 X15 X23 X24 X25 X27 X28 X29 X30 X31	X15 C21 C24 C25 C27 C31 D5 D8 D9 D11	C23 C29 D5

frames (often in the trailer following the header and payload) to enable detection of infrequent bit errors. A typical system implementation contains hardware CRC generation and verification in the MAC logic to enable processing frames as fast as they can be transmitted and received.

## 9.9 ETHERNET

Ethernet is perhaps the most widely deployed family of networking standards in the world. It was first invented in 1973 at Xerox. There are many flavors of Ethernet (the 1973 original ran at roughly